

mPATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re Application of: Yu et al.

Group Art Unit: Unassigned

Serial No.: Unassigned

Examiner: Unassigned

Filed: December 11, 2003

Docket No. 250122-1070

For: Bi-Directional Shift-Register Circuit

**CLAIM OF PRIORITY TO AND
SUBMISSION OF CERTIFIED COPY OF REPUBLIC OF CHINA APPLICATION
PURSUANT TO 35 U.S.C. §119**

Commissioner for Patents
P.O. Box 1450

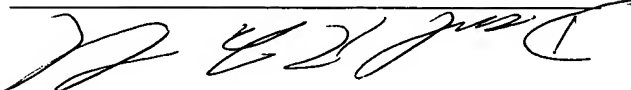
Alexandria, Virginia 22313-1450

Sir:

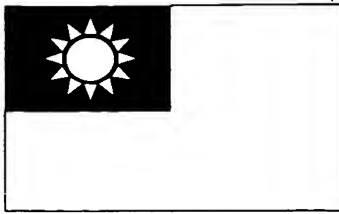
In regard to the above-identified pending patent application and in accordance with 35 U.S.C. §119, Applicants hereby claim priority to and the benefit of the filing date of Republic of China patent application entitled, "Bi-Direction Shift-Register Circuit", filed June 2, 2003, and assigned serial number 92114880. Further pursuant to 35 U.S.C. §119, enclosed is a certified copy of the Republic of China patent application

Respectfully Submitted,

THOMAS, KAYDEN, HORSTEMEYER
& RISLEY, L.L.P.

By: 
Daniel R. McClure, Reg. No. 38,962

100 Galleria Parkway, Suite 1750
Atlanta, Georgia 30339
770-933-9500



中華民國經濟部智慧財產局

(INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，)

其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 06 月 02 日
Application Date

申請案號：092114880
Application No.

申請人：友達光電股份有限公司
Applicant(s)

局長
Director General

蔡練生

2003 8 11
發文日期：西元 年 月 日
Issue Date

發文字號：
Serial No. 09220838500

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	可切換輸出信號順序之移位暫存電路
	英 文	
二、 發明人 (共3人)	姓 名 (中文)	1. 尤建盛 2. 呂世香 3. 郭俊宏
	姓 名 (英文)	1. Jian-Shen Yu 2. Shi-Hsiang Lu 3. Chung-Hong Kuo
	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW 3. 中華民國 TW
	住居所 (中 文)	1. 新竹市光復路一段89巷123之5號2樓 2. 台北市葫蘆街146號2樓 3. 台南市南區白雪里14鄰鹽埕路103巷52號
	住居所 (英 文)	1. 2. 3.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 友達光電股份有限公司
	名稱或 姓 名 (英文)	1.
	國 籍 (中英文)	1. 中華民國 ROC
	住居所 (營業所) (中 文)	1. 新竹科學工業園區新竹市力行二路一號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1.
	代表人 (中文)	1. 李焜耀
	代表人 (英文)	1.



0632_9408TW(N1) : 41101260 : Joanne.prd

四、中文發明摘要 (發明名稱：可切換輸出信號順序之移位暫存電路)

一種可切換輸出信號順序之移位暫存電路，適用於根據至少一低壓時脈信號、一第一方向信號以及一第二方向信號，而以不同掃描順序輸出時脈資料，用以減少因時脈信號電壓傳輸所造成之功率消耗。

伍、(一)、本案代表圖為：第4圖。

(二)、本案代表圖之元件代表符號簡單說明：

11、13、15~雙向掃描控制電路；

12、14、16~移位暫存單元；

41~第一電壓位移器；

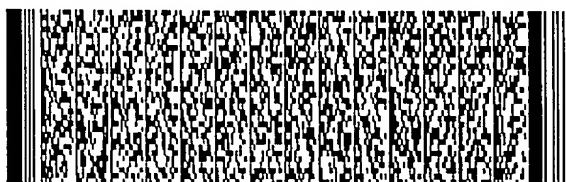
42~第二電壓位移器；

43~第三電壓位移器；

CLK~時脈信號；

CTR~控制信號。

六、英文發明摘要 (發明名稱：)



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得, 不須寄存。



五、發明說明 (1)

【發明所屬之技術領域】

本發明係有關於一種移位暫存電路，特別是有關於一種能夠切換輸出信號順序之移位暫存電路。

【先前技術】

在液晶顯示器中，一幀畫面係由多個像素所構成之陣列共同形成，因此連續脈衝列便成為在驅動液晶顯示器時必需使用之基本信號，連續脈衝列係通常藉由移位暫存電路 (Shift Register) 所產生，因此移位暫存電路也成為液晶顯示器中之常用驅動電路之元件。

然而，由於使用液晶顯示器之產品種類日益繁多，且應用也日漸多元，單一方向之掃瞄順序已不能滿足所有使用液晶顯示器之產品需求，例如某些數位相機之顯示需配合相機之擺放角度而旋轉，而某些電腦之液晶顯示器也具有旋轉液晶顯示螢幕之功能，故需要提供其他掃瞄順序之液晶顯示器。但，若要提供可切換掃瞄方向之液晶顯示器，則必須提供可改變輸出訊號順序之移位暫存電路。

另外，在上述移位暫存電路中，由於所需之時脈信號電壓振幅不低，在傳輸線上之功率消耗會隨所傳輸之信號振幅而加大；傳輸線上之功率消耗公式如下：

$$P = fCV^2$$

其中，P 為傳輸線上之功率；

f 為時脈信號之頻率；

C 為傳輸線之寄生電容；



V 為時脈信號高位準與低位準之差值。

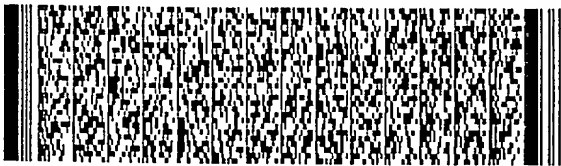
因此，傳統使用較大時脈信號電壓之移位暫存電路將有較大之功率消耗。

【發明內容】

有鑑於此，為了解決上述問題，本發明目的在於提供一種可以在一低壓時脈信號下正常操作之雙向移位暫存電路，減少因時脈信號電壓傳輸所造成之功率消耗。

為達到上述目的，本發明提出一種可切換輸出信順序之移位暫存電路，適用於根據至少一低壓時脈信號、一第一方向信號以及一第二方向信號，而以不同掃描順序輸出時脈資料，上述移位暫存電路，包括：複數移位暫存單元、各自耦接於對應之移位暫存單元之雙向掃描控制電路以及電壓位移器。移位暫存單元具有一輸入端、一輸出端，以及接收上述時脈信號之時脈輸入端。雙向掃描控制電路係用以接收前一級以及下一級移位暫存單元之輸出端所輸出之信號、以及第一或第二方向信號。當接收到第一方向信號時，則輸出前一級移位暫存單元輸出端之信號至其對應級之移位暫存單元之輸入端；當接收到第二方向信號時，則輸出下一級移位暫存單元輸出端之信號至其對應級之移位暫存單元之輸入端。電壓位移器係用以放大其所對應級之移位暫存單元之輸出端信號。

為達到上述目的，本發明提出另一種可切換輸出信順序之移位暫存電路，適用於根據至少一低壓時脈信號、一



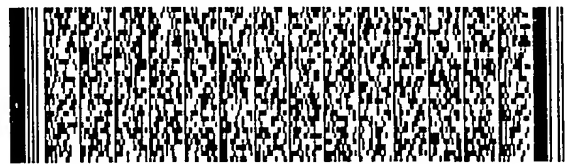
五、發明說明 (3)

第一方向信號以及一第二方向信號，而以不同掃描順序輸出時脈資料，上述移位暫存電路，包括：複數移位暫存單元以及各自耦接於對應之移位暫存單元之雙向掃描控制電路和電壓位移器。移位暫存單元具有第一輸入端、第二輸入端、輸出端、以及接收時脈信號之時脈輸入端。雙向掃描控制電路係用以接收前一級以及下一級移位暫存單元之輸出端所輸出之信號、以及切換信號。當接收到第一方向信號時，則輸出前一級移位暫存單元輸出端之信號至其對應級之移位暫存單元之第一輸入端以及輸出下一級移位暫存單元之輸出端之信號至其對應級之移位暫存單元之第二輸入端，當接收到第二方向信號時，則輸出前一級移位暫存單元輸出端之信號至其對應級之移位暫存單元之第二輸入端以及輸出下一級移位暫存單元之輸出端之信號至其對應級之移位暫存單元之第一輸入端。電壓位移器係用以放大其所對應級之移位暫存單元之輸出端信號。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉出較佳實施例，並配合所附圖式，作詳細說明如下：

【實施方式】

第1圖顯示本發明可控制輸出方向之移位暫存電路第一實施例。為了說明之簡潔，第1圖中僅以三級移位暫存單元為例。在本實施例中，於各級移位暫存單元間加入了雙向掃描控制電路之設計，使得各級移位暫存單元輸出信



五、發明說明 (4)

號之順序得以改變。

如第1圖所示，第 $(N-1)$ 級移位暫存單元12之資料信號輸入端IN所接收之信號為經由雙向掃描控制電路11所輸出之第 $(N-2)$ 級移位暫存單元之輸出信號 $(N-2)$ OUT或第 (N) 級移位暫存單元14之輸出信號 (N) OUT。第 (N) 級移位暫存單元14之資料信號輸入端IN所接收之信號為經由雙向掃描控制電路13所輸出之第 $(N-1)$ 級移位暫存單元12之輸出信號 $(N-1)$ OUT或及第 $(N+1)$ 級移位暫存單元16之輸出信號 $(N+1)$ OUT。第 $(N+1)$ 級移位暫存單元16之資料信號輸入端IN所接收之信號為經由雙向掃描控制電路15所輸出之第 (N) 級移位暫存單元14之輸出信號 (N) OUT或第 $(N+2)$ 級移位暫存單元之輸出信號 $(N+2)$ OUT。

另外，各級移位暫存單元具有一時脈輸入端用以接收時脈信號CLK，以第 N 級移位暫存單元14為例，如上所述，雙向掃描控制電路13接收第 $(N-1)$ 級移位暫存單元12之輸出信號 $(N-1)$ OUT及第 $(N+1)$ 級移位暫存單元16之輸出信號 $(N+1)$ OUT。

若資料信號輸入端IN接收第 $(N-1)$ 級移位暫存單元12之輸出信號 $(N-1)$ OUT時，則移位暫存電路係以第 $(N-1)$ 級、第 N 級、以及第 $(N+1)$ 級之順序輸出信號；若資料信號輸入端IN接收第 $(N+1)$ 級移位暫存單元之輸出信號 $(N+1)$ OUT時，則移位暫存電路係以第 $(N+1)$ 級、第 N 級、以及第 $(N-1)$ 級之順序輸出信號。

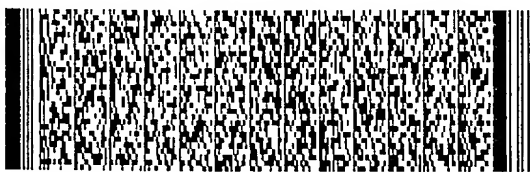
雙向掃描控制電路係根據控制信號CTR而決定提供至



五、發明說明 (5)

移位暫存單元之資料之輸入端；控制信號CTR用以接收一第一或第二方向信號，當控制信號CTR接收第一方向信號時，則移位暫存電路係以第 $(N-1)$ 級、第 N 級、以及第 $(N+1)$ 級之順序輸出信號；當控制信號CTR接收第二方向信號時，則移位暫存電路係以第 $(N+1)$ 級、第 N 級、以及第 $(N-1)$ 級之順序輸出信號。第2a圖係顯示根據本發明第一實施例所述之雙向掃描控制電路之方塊圖。在此係以雙向掃描控制電路13為例，其餘各級雙向掃描控制電路之電路結構相同，唯信號來源不同。根據本發明實施例所述之雙向掃描控制電路係由一第一邏輯裝置21、一控制裝置22以及一第二邏輯裝置23所構成。第2b圖顯示本發明第一實施例所述之雙向掃描控制電路之電路圖。第一邏輯裝置21及第二邏輯裝置23分別由NOR邏輯閘211及231所構成；控制裝置22係由開關SW1及SW2所組成。

NOR邏輯閘211接收第 $(N-1)$ 級移位暫存單元12之輸出信號 $(N-1)$ OUT以及第 $(N+1)$ 級移位暫存單元16之輸出信號 $(N+1)$ OUT；當控制信號CTR接收第一方向信號時，則NOR邏輯閘211接收第 $(N-1)$ 級移位暫存單元12之輸出信號 $(N-1)$ OUT(高位準)以及第 $(N+1)$ 級移位暫存單元16之輸出信號 $(N+1)$ OUT(低位準)，並且開關SW2將第 $(N+1)$ 級移位暫存單元16之輸出信號 $(N+1)$ OUT(低位準)輸入至NOR邏輯閘231；故當控制信號CTR接收第一方向信號時，NOR邏輯閘231輸出第 $(N-1)$ 級移位暫存單元12之輸出信號 $(N-1)$ OUT至移位暫存單元14。



五、發明說明 (6)

當控制信號CTR接收第二方向信號時，則NOR邏輯閘211接收第 $(N-1)$ 級移位暫存單元12之輸出信號 $(N-1)$ OUT(低位準)以及第 $(N+1)$ 級移位暫存單元16之輸出信號 $(N+1)$ OUT(高位準)，並且開關SW1將第 $(N-1)$ 級移位暫存單元12之輸出信號 $(N-1)$ OUT(低位準)輸入至NOR邏輯閘231；故當控制信號CTR接收第二方向信號時，NOR邏輯閘231輸出第 $(N+1)$ 級移位暫存單元16之輸出信號 $(N+1)$ OUT至移位暫存單元14。

第3a圖顯示本發明可控制輸出方向之移位暫存電路第二實施例。如圖所示，第 $(N-1)$ 級移位暫存單元32之信號接收端所接收之信號為經由雙向掃描控制電路31所輸出之第 $(N-2)$ 級移位暫存單元之輸出信號 $(N-2)$ OUT以及第 (N) 級移位暫存單元34之輸出信號 (N) OUT。第 (N) 級移位暫存單元34之信號接收端所接收之信號為經由雙向掃描控制電路33所輸出之第 $(N-1)$ 級移位暫存單元之輸出信號 $(N-1)$ OUT以及第 $(N+1)$ 級移位暫存單元36之輸出信號 $(N+1)$ OUT。第 $(N+1)$ 級移位暫存單元36之信號接收端所接收之信號為經由雙向掃描控制電路35所輸出之第 (N) 級移位暫存單元之輸出信號 (N) OUT以及第 $(N+2)$ 級移位暫存單元之輸出信號 $(N+2)$ OUT。

另外，各級移位暫存單元具有一時脈輸入端用以接收時脈信號CLK，以第 N 級移位暫存單元34為例，如上所述，其所接收自雙向掃描控制電路33之信號為第 $(N-1)$ 級移位暫存單元32之輸出信號 $(N-1)$ OUT以及第 $(N+1)$ 級移



五、發明說明 (7)

位暫存單元36之輸出信號 $(N+1)$ OUT。若資料信號輸入端IN1接收第 $(N-1)$ 級移位暫存單元之輸出信號 $(N-1)$ OUT而資料信號輸入端IN2接收第 $(N+1)$ 級移位暫存單元之輸出信號 $(N+1)$ OUT時，則移位暫存電路係以第 $(N-1)$ 級、第 N 級、以及第 $(N+1)$ 級之順序輸出信號；若資料信號輸入端IN1接收第 $(N+1)$ 級移位暫存單元之輸出信號 $(N+1)$ OUT而資料信號輸入端IN2接收第 $(N-1)$ 級移位暫存單元之輸出信號 $(N-1)$ OUT時，則移位暫存電路係以第 $(N+1)$ 級、第 N 級、以及第 $(N-1)$ 級之順序輸出信號。

雙向掃描控制電路係根據控制信號CTR而決定提供至移位暫存單元之資料之輸入端；控制信號CTR用以接收一第一或第二方向信號，假設第一方向信號為控制移位暫存電路向右輸出，第二方向信號為控制移位暫存電路向左輸出。第3b圖係顯示根據本發明第二實施例所述之雙向掃描控制電路之方塊圖。在此係以雙向掃描控制電路13為例，其餘各級雙向掃描控制電路之電路結構相同，唯信號來源不同。

根據本發明第二實施例所述之雙向掃描控制電路的操作電路如下：當控制裝置331及332接收到第一方向信號時，則開關332及335導通，因此第 $(N-1)$ 級移位暫存單元32之輸出信號 $(N-1)$ OUT及第 $(N+1)$ 級移位暫存單元36之輸出信號 $(N+1)$ OUT分別輸出至第 N 級移位暫存單元34之輸入端IN1以及第 N 級移位暫存單元34之輸入端IN2。當控制裝置331及332接收到第二方向信號時，則開關333及

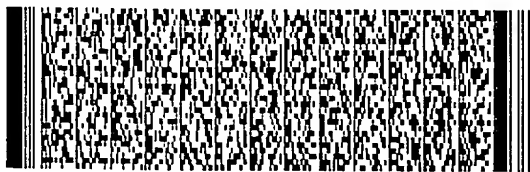


五、發明說明 (8)

336 導通，因此第 $(N+1)$ 級移位暫存單元36之輸出信號 $(N+1) OUT$ 及第 $(N-1)$ 級移位暫存單元32之輸出信號 $(N-1) OUT$ 分別輸出至第 N 級移位暫存單元34之輸入端 $IN1$ 以及第 N 級移位暫存單元34之輸入端 $IN2$ 。

第4圖顯示本發明第一實施例所述之可控制輸出方向之移位暫存電路使用電壓位移器之電路結構圖。為說明之簡潔，僅以三級移位暫存單元為例，在本實施例中，於各級移位暫存單元之輸出端加入電壓位移器之設計，使各級移位暫存單元之輸出信號得以放大。如圖所示，當第一電壓位移器41接收第 $(N-1)$ 級移位暫存單元12之輸出信號 $(N-1) OUT_1$ 時，則其放大成為輸出信號 $(N-1) OUT_2$ ；當第二電壓位移器42接收第 (N) 級移位暫存單元14之輸出信號 $(N) OUT_1$ 時，則其放大成為輸出信號 $(N) OUT_2$ ；當第三電壓位移器43接收第 $(N+1)$ 級移位暫存單元16之輸出信號 $(N+1) OUT_1$ 時，則其放大成為輸出信號 $(N+1) OUT_2$ 。

而原本接收移位暫存單元輸出信號的雙向掃描控制電路，改由接收經過電壓位移器放大之輸出信號；以雙向掃描控制電路13為例，其接收第一電壓位移器41之輸出信號 $(N-1) OUT_2$ 以及第三電壓位移器43之輸出信號 $(N+1) OUT_2$ ；第5圖顯示第4圖之移位暫存單元及電壓位移器之詳細電路圖。第6圖顯示本發明第二實施例所述之可控制輸出方向之移位暫存電路使用電壓位移器之電路結構圖。其結構與第4圖相同，故不再贅述；第7圖顯示第5圖之移位



五、發明說明 (9)

暫存單元及電壓位移器之詳細電路圖。

第8圖顯示本發明第二實施例所述之可控制輸出方向之移位暫存電路使用電壓位移器之輸出時序圖。假設時序信號CLK為3.3V，以及控制信號為第一方向，利用第5圖之移位暫存電路，各級移位暫存單元之輸出信號被放大至9V。

綜合上述，本發明提供一種可以在一低壓時脈信號下正常操作之移位暫存電路，每一級使用了一可切換輸出信號順序之位移暫存器及電壓位移器，可接收低壓之時脈信號，減少因時脈信號電壓傳輸所造成之功率消耗。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖顯示本發明可控制輸出方向之移位暫存電路第一實施例。

第2a圖係顯示根據本發明第一實施例所述之雙向掃描控制電路之方塊圖。

第2b圖顯示本發明第一實施例所述之雙向掃描控制電路之電路圖。

第3a圖顯示本發明可控制輸出方向之移位暫存電路第二實施例。

第3b圖係顯示根據本發明第二實施例所述之雙向掃描控制電路之方塊圖。

第4圖顯示本發明第一實施例所述之可控制輸出方向之移位暫存電路使用電壓位移器之電路結構圖。

第5圖顯示第4圖之移位暫存單元及電壓位移器之詳細電路圖。

第6圖顯示本發明第二實施例所述之可控制輸出方向之移位暫存電路使用電壓位移器之電路結構圖。

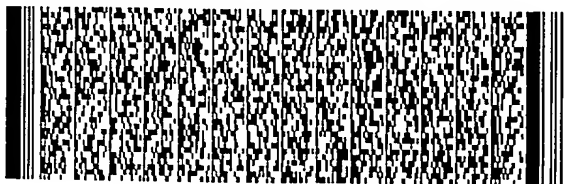
第7圖顯示第6圖之移位暫存單元及電壓位移器之詳細電路圖。

第8圖顯示本發明第二實施例所述之可控制輸出方向之移位暫存電路使用電壓位移器之輸出時序圖。

【符號說明】

12、14、16、32、34、36~移位暫存單元；

$(N-2)OUT$ 、 $(N-1)OUT$ 、 $(N)OUT$ 、 $(N+1)OUT$ 、 $(N+2)OUT$ 、 $(N-2)OUT_1$ 、 $(N-1)OUT_1$ 、 $(N)OUT_1$ 、 $(N+1)OUT_1$ 、



圖式簡單說明

$(N+2)OUT_1$ ~ 輸出信號；

$(N-2)OUT_2$ 、 $(N-1)OUT_2$ 、 $(N)OUT_2$ 、 $(N+1)OUT_2$ 、

$(N+2)OUT_2$ ~ 放大之輸出信號；

CLK~ 時脈信號；

CTR~ 控制信號；

11、13、15、31、33、35~ 雙向掃描控制電路；

IN、IN1、IN2~ 資料信號輸入端；

21~ 第一邏輯裝置；

22、331、334~ 控制裝置；

23~ 第二邏輯裝置；

211、231~ NOR 邏輯閘；

SW1、SW2、332、333、335、336~ 開關；

41~ 第一電壓位移器；

42~ 第二電壓位移器；

43~ 第三電壓位移器。



六、申請專利範圍

1. 一種可切換輸出信號順序之移位暫存電路，適用於根據至少一低壓時脈信號、一第一方向信號以及一第二方向信號，而以不同掃描順序輸出時脈資料，上述移位暫存電路，包括：

一第一移位暫存單元，具有一第一級輸入端、一第一級輸出端，以及接收上述時脈信號之輸入端；

一第二移位暫存單元，具有一第二級輸入端、一第二級輸出端，以及接收上述時脈信號之輸入端；

一第三移位暫存單元，具有一第三級輸入端、一第三級輸出端，以及接收上述時脈信號之輸入端；以及

一第一雙向掃描控制電路，具有一第一輸入端用以接收上述第一級輸出端、一第二輸入端用以接收上述第三級輸出端之信號、以及一第一控制端，當上述第一控制端接收上述第一方向信號時，則輸出上述第一級輸出端之信號至上述第二級輸入端；當上述第一控制端接收上述第二方向信號時，則輸出上述第三級輸出端之信號至上述第二級輸入端；

一第一電壓位移器，耦接上述第一級輸出端，用以放大上述第一級輸出端之信號，使其成為上述可切換輸出信號順序之移位暫存器之輸出時脈資料；

一第二電壓位移器，耦接上述第二級輸出端，用以放大上述第二級輸出端之信號，使其成為上述可切換輸出信號順序之移位暫存器之輸出時脈資料；

一第三電壓位移器，耦接上述第三級輸出端，用以放



六、申請專利範圍

大上述第三級輸出端之信號，使其成為上述可切換輸出信號順序之移位暫存器之輸出時脈資料；

其中，當上述第二級輸入端接收上述第一級輸出端之信號，則上述第二移位暫存單元輸出上述第二級輸出端之信號至上述第三級輸入端；當上述第二級輸入端接收上述第三級輸出端之信號，則上述第二移位暫存單元輸出上述第二級輸出端之信號至上述第一級輸入端。

2. 如申請專利範圍第1項所述之可切換輸出信號順序之移位暫存電路，其中當上述第一控制端接收上述第一方向信號時，上述時脈資料係以上述第一電壓位移器輸出端、上述第二電壓位移器輸出端、以及上述第三電壓位移器輸出端之順序依序輸出。

3. 如申請專利範圍第2項所述之可切換輸出信號順序之移位暫存電路，其中上述第一控制端接收上述第二方向信號時，上述時脈資料係以上述第三電壓位移器輸出端、上述第二電壓位移器輸出端、以及上述第一電壓位移器輸出端之順序依序輸出。

4. 如申請專利範圍第1項所述之可切換輸出信號順序之移位暫存電路，更包括：

一第二雙向掃描控制電路，具有一第一輸入端用以接收上述第二級輸出端之信號、一第二輸入端用以接收一第一時序信號、以及一第二控制端，當上述第二控制端接收上述第一方向信號時，則輸出上述第二級輸出端之信號至上述第三級輸入端；當上述第二控制端接收上述第二方向



六、申請專利範圍

信號時，則輸出上述第一時序信號至上述第三級輸入端；

一第三雙向掃描控制電路，具有一第一輸入端用以接收一第二時序信號、一第二輸入端用以接收上述第二級輸出端之信號、以及一第三控制端，當上述第三控制端接收上述第一方向信號時，則輸出上述第二時序信號至上述第一級輸入端；當上述第三控制端接收上述第二方向信號時，則輸出上述第二級輸出端之信號至上述第一級輸入端。

5. 如申請專利範圍第1項所述之可切換輸出信號順序之移位暫存電路，其中，上述雙向掃描控制電路，包括：

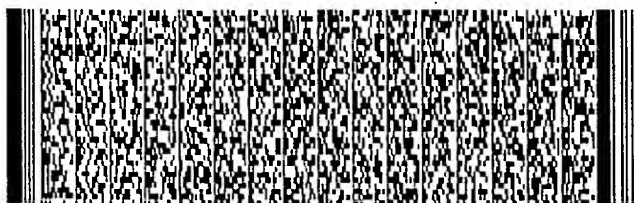
一第一邏輯裝置，耦接上述第一級輸出端以及第三級輸出端；

一控制裝置，用以根據上述第一控制端所接收之信號，而選擇輸出上述第一級輸出端之信號以及上述第三級輸出端之信號之一者；

一第二邏輯裝置，耦接上述第一邏輯裝置之輸出端以及上述控制裝置之輸出端，當上述第一控制端接收上述第一方向信號時，輸出上述第一級輸出端之信號至上述第二級輸入端；當上述第一控制端接收上述第二方向信號時，輸出上述第三級輸出端之信號至上述第二級輸入端。

6. 如申請專利範圍第5項所述之可切換輸出信號順序之移位暫存電路，其中，上述第一及第二邏輯裝置係為NOR邏輯閘。

7. 一種可切換輸出信號順序之移位暫存電路，適用於根據至少一低壓時脈信號，一第一方向信號以及一第二方



六、申請專利範圍

向信號，而以不同掃描順序輸出時脈資料，上述移位暫存電路，包括：

一第一移位暫存單元，具有一第一級第一輸入端、一第一級第二輸入端、一第一級輸出端、以及接收上述時脈信號之第一級時脈輸入端；

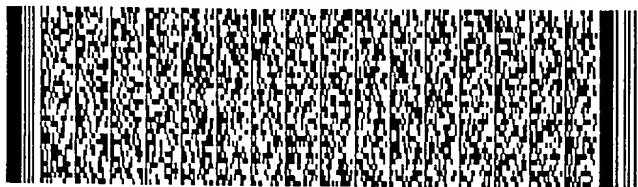
一第二移位暫存單元，具有一第二級第一輸入端、一第二級第二輸入端、一第二級輸出端、以及接收上述時脈信號之第二級時脈輸入端；

一第三移位暫存單元，具有一第三級第一輸入端、一第三級第二輸入端、一第三級輸出端、以及接收上述時脈信號之第三級時脈輸入端；以及

一第一雙向掃描控制電路，具有一第一輸入端用以接收上述第一級輸出端之信號、一第二輸入端用以接收上述第三級輸出端之信號、以及一第一控制端，當上述第一控制端接收上述第一方向信號時，則輸出上述第一級輸出端之信號至上述第二級第一輸入端以及輸出上述第三級輸出端之信號至上述第二級第二輸入端；當上述第一控制端接收上述第二方向信號時，則輸出上述第三級輸出端之信號至上述第二級第一輸入端以及輸出上述第一級輸出端之信號至上述第二級第二輸入端；

一第一電壓位移器，其輸入端耦接於上述第一級輸出端，用以放大上述第一級輸出端之信號，使其成為上述可切換輸出信號順序之移位暫存器之輸出時脈資料；

一第二電壓位移器，其輸入端耦接於上述第二級輸出



六、申請專利範圍

端，用以放大上述第二級輸出端之信號，使其成為上述可切換輸出信號順序之移位暫存器之輸出時脈資料；

一第三電壓位移器，其輸入端耦接於上述第三級輸出端，用以放大上述第三級輸出端之信號，使其成為上述可切換輸出信號順序之移位暫存器之輸出時脈資料；

其中，當上述第二級第一輸入端接收上述第一級輸出端之信號以及上述第二級第二輸入端接收上述第三級輸出端之信號時，則上述第三級第一輸入端接收上述第二級輸出端之信號至以及上述第三級第二輸入端接收一第一時序信號至；當上述第二級第一輸入端接收上述第三級輸出端之信號以及上述第二級第二輸入端接收上述第一級輸出端之信號時，則上述第一級第一輸入端接收上述第二級輸出端之信號至以及上述第一級第二輸入端接收一第二時序信號至。

8. 如申請專利範圍第7項所述之可切換輸出信號順序之移位暫存電路，其中，當上述控制端接收上述第一方向信號時，上述時脈資料係以上述第一電壓位移器輸出端、第二電壓位移器輸出端、以及第三電壓位移器輸出端之順序依序輸出。

9. 如申請專利範圍第8項所述之可切換輸出信號順序之移位暫存電路，其中，當上述控制端接收上述第二方向信號時，上述時脈資料係以上述第三電壓位移器輸出端、第二電壓位移器輸出端、以及第一電壓位移器輸出端之順序依序輸出。



六、申請專利範圍

10. 如申請專利範圍第9項所述之可切換輸出信號順序之移位暫存電路，更包括：

一 第二雙向掃描控制電路，具有一第一輸入端用以接收上述第二級輸出端之信號、一第二輸入端用以接收上述第一時序信號、以及一第二控制端，當上述第二控制端接收上述第一方向信號時，則輸出上述第二級輸出端之信號至上述第三級第一輸入端以及輸出上述第一時序信號至上述第三級第二輸入端；當上述第二控制端接收上述第二方向信號時，則輸出上述第一時序信號至上述第三級第一輸入端以及輸出上述第二級輸出端之信號至上述第三級第二輸入端；

一 第三雙向掃描控制電路，具有一第一輸入端用以接收上述第二時序信號、一第二輸入端用以接收上述第二級輸出端之信號、以及一第三控制端，當上述第三控制端接收上述第一方向信號時，則輸出上述第二時序信號至上述第一級第一輸入端以及輸出上述第二級輸出端之信號至上述第一級第二輸入端；當上述第三控制端接收上述第二方向信號時，則輸出上述第二級輸出端之信號至上述第一級第一輸入端以及輸出上述第二時序信號至上述第一級第二輸入端。

11. 如申請專利範圍第10項所述之可切換輸出信號順序之移位暫存電路，其中，上述第一雙向掃描控制電路包括：

一 第一開關，具有一輸入端耦接於上述第一級輸出端

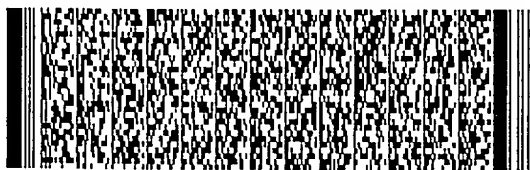


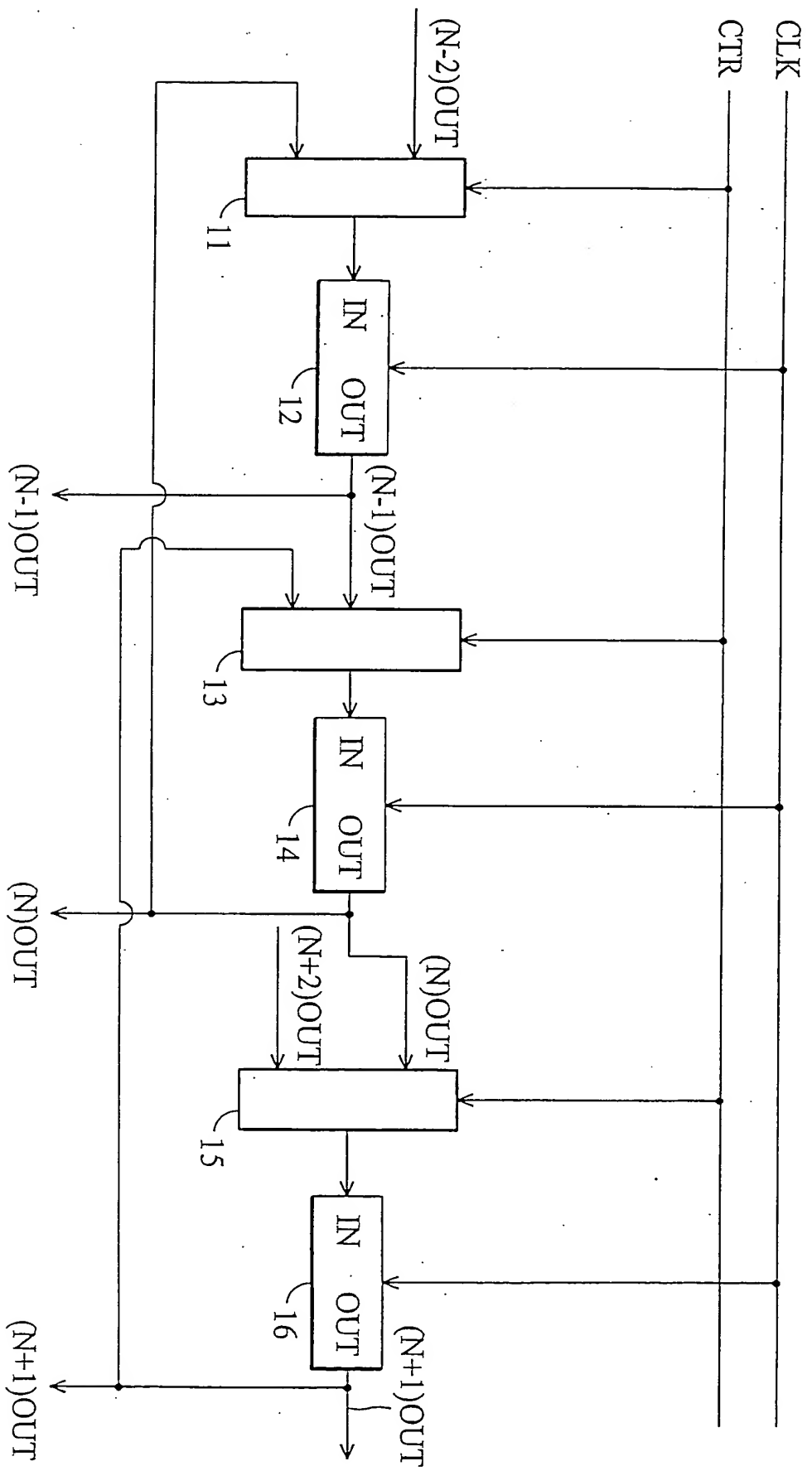
六、申請專利範圍

，一第一輸出端耦接於上述第二級第一輸入端以及一第二輸出端耦接於上述第二級第二輸入端，當上述第一控制端接收上述第一方向信號時，輸出上述第一級輸出端之信號至上述第二級第一輸入端；

一第二開關，具有一輸入端耦接於上述第三級輸出端，一第一輸出端耦接於上述第二級第二輸入端以及一第二輸出端耦接於上述第二級第一輸入端，當上述第一控制端接收上述第二方向信號時，輸出上述第三級輸出端之信號至上述第二級第二輸入端。

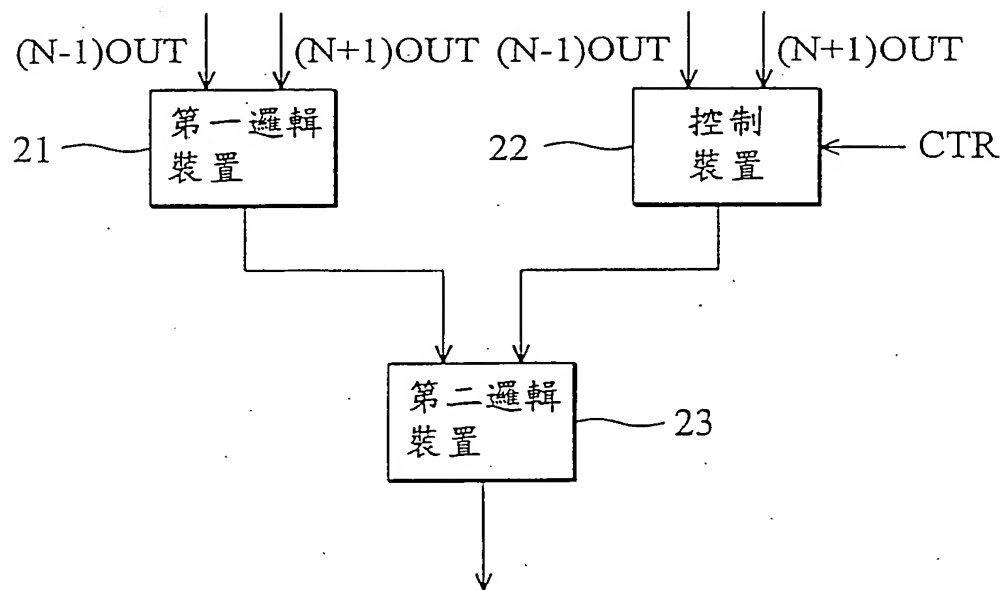
12. 如申請專利範圍第11項所述之可切換輸出信號順序之移位暫存電路，其中，上述第一控制端接收上述第二方向信號時，輸出上述第一級輸出端之信號至上述第二級第二輸入端；而上述第二開關輸出上述第三級輸出端之信號至上述第二級第一輸入端。



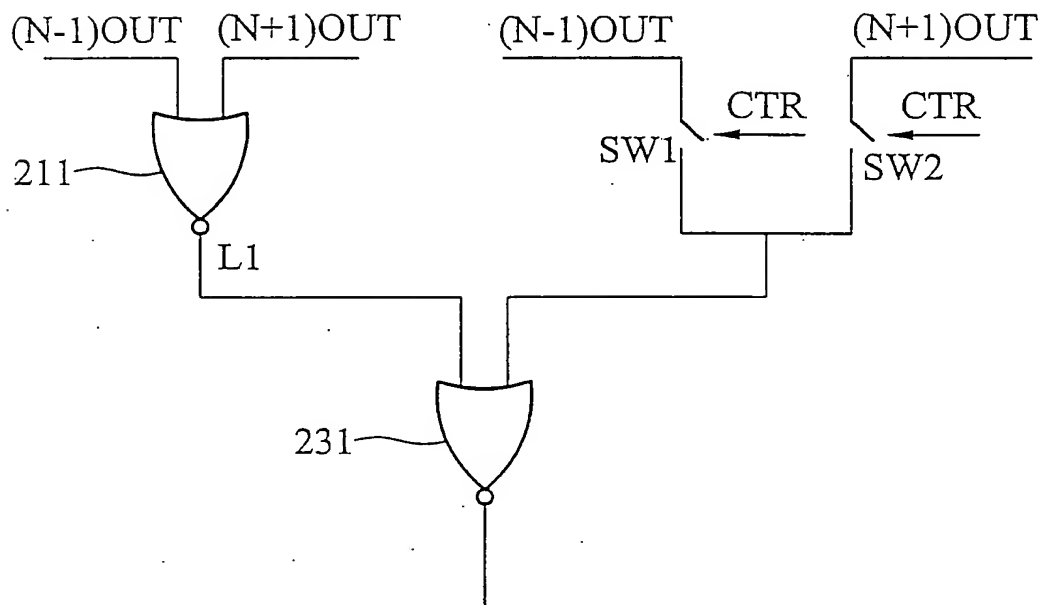


第 1 圖

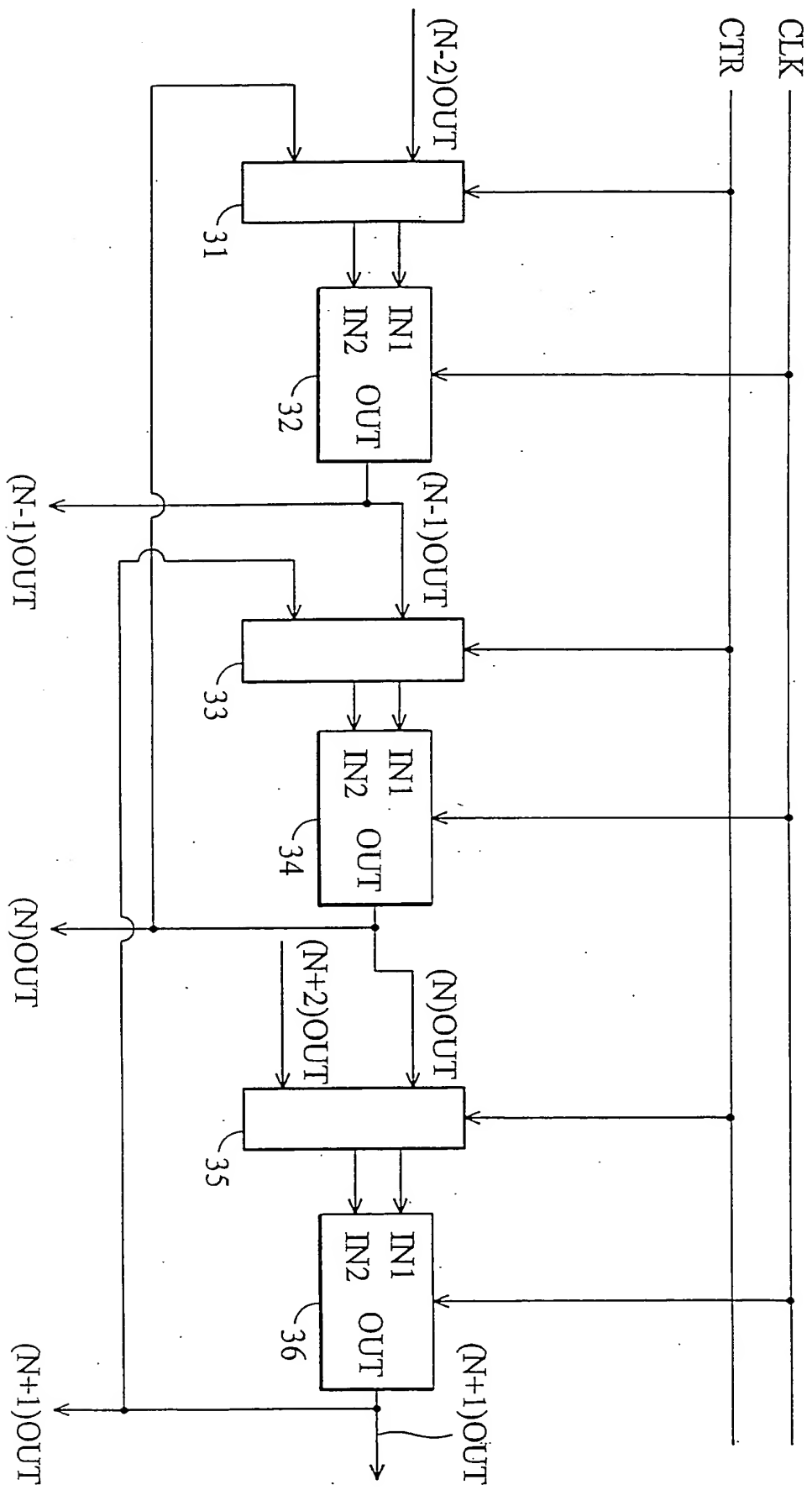
13



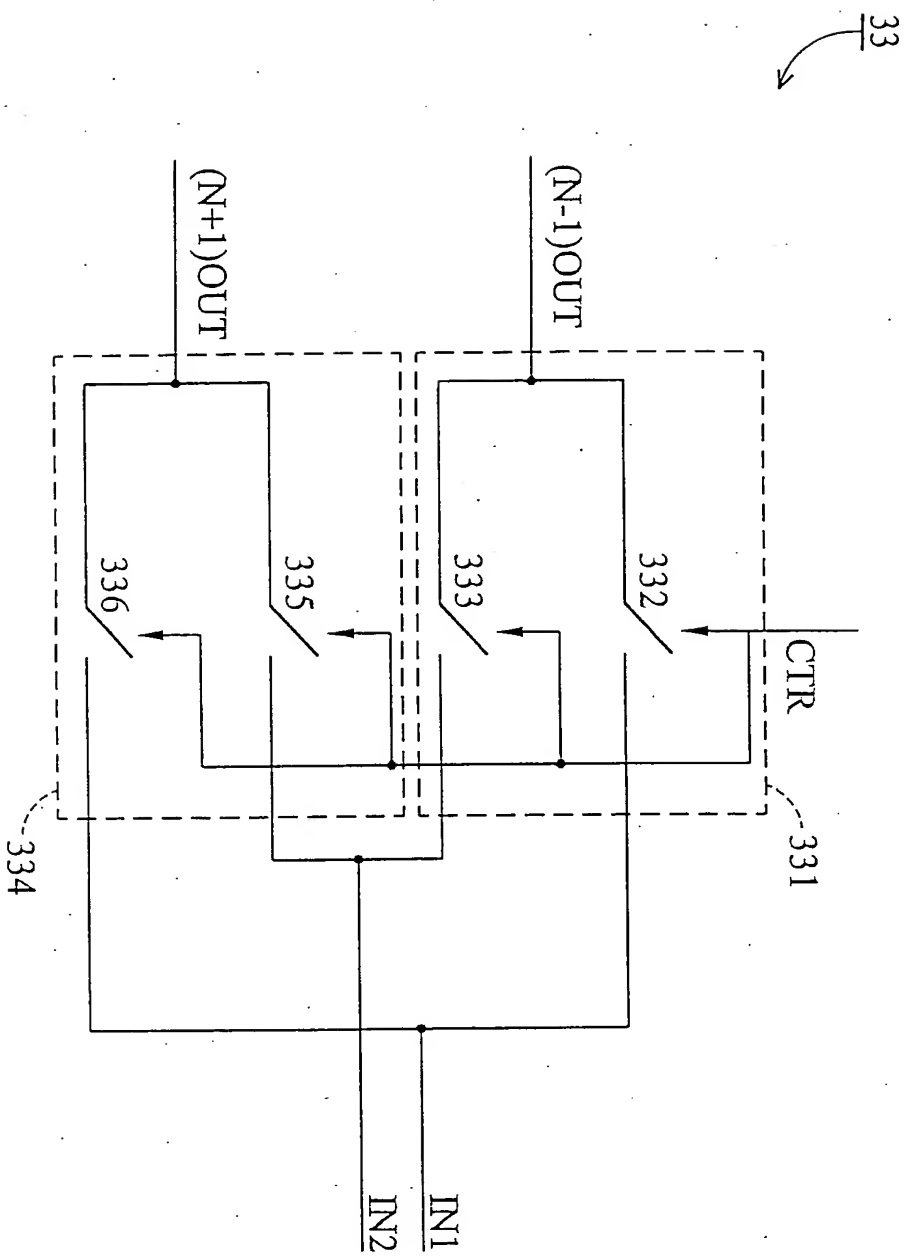
第 2a 圖



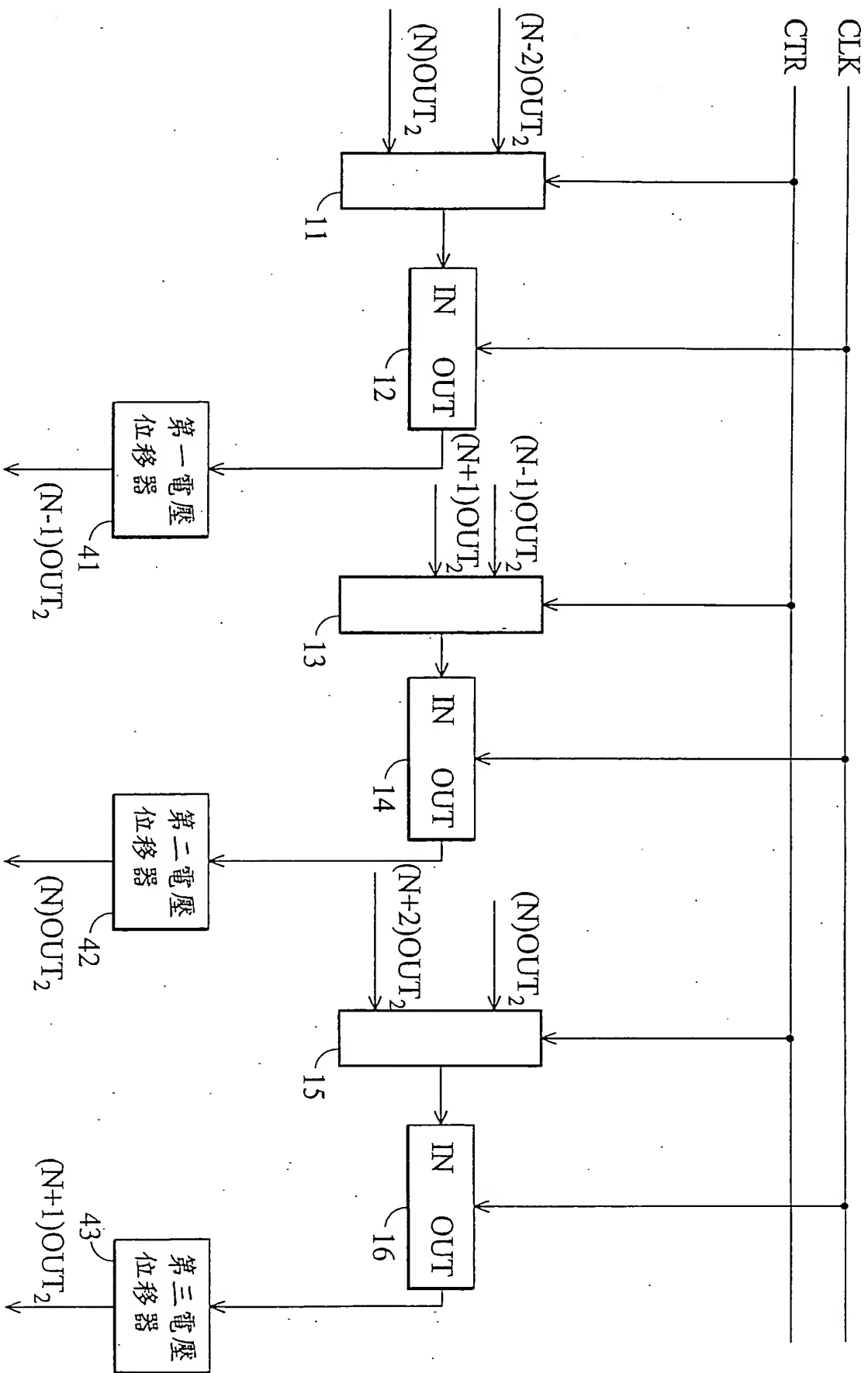
第 2b 圖



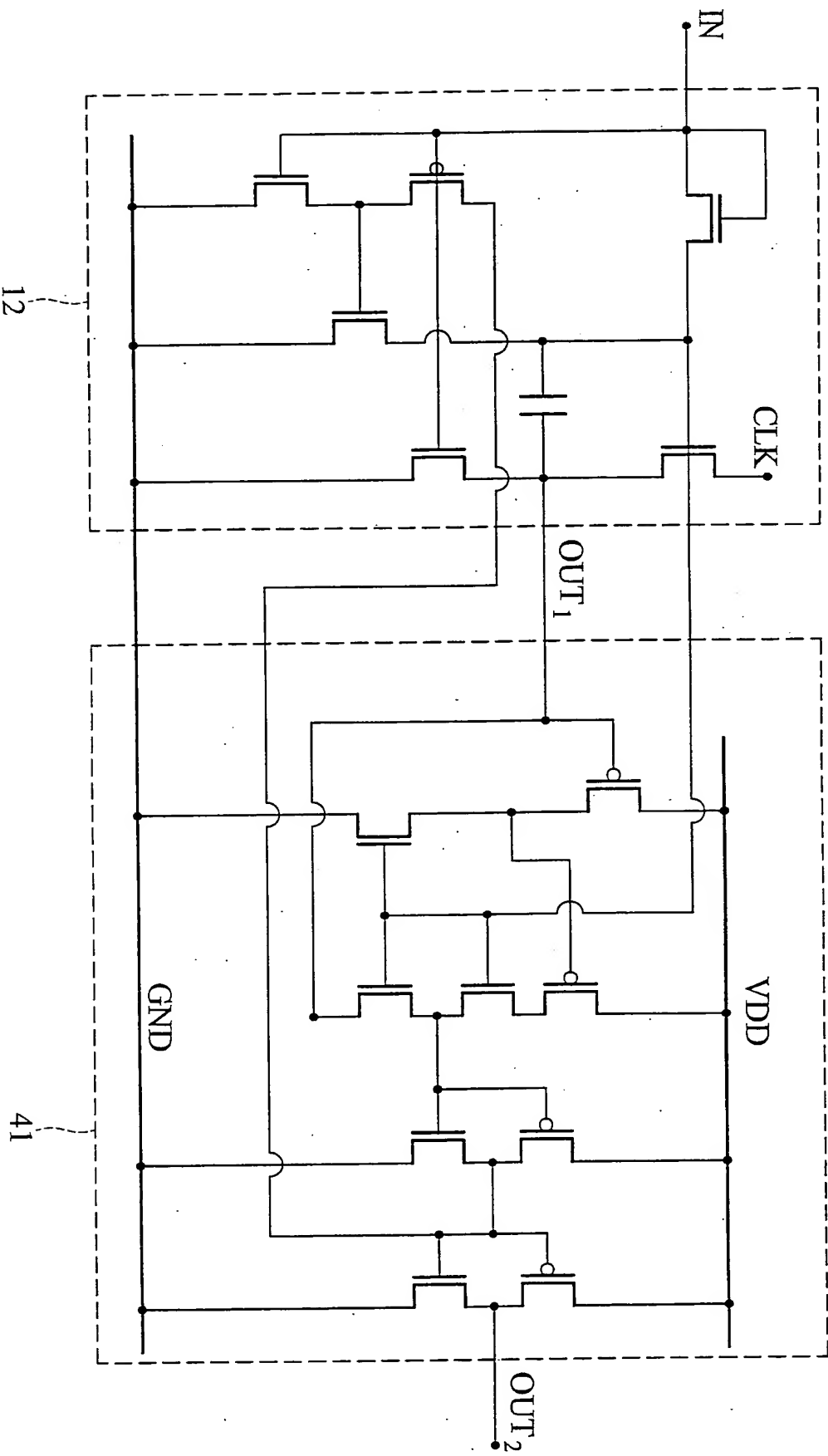
第3a圖



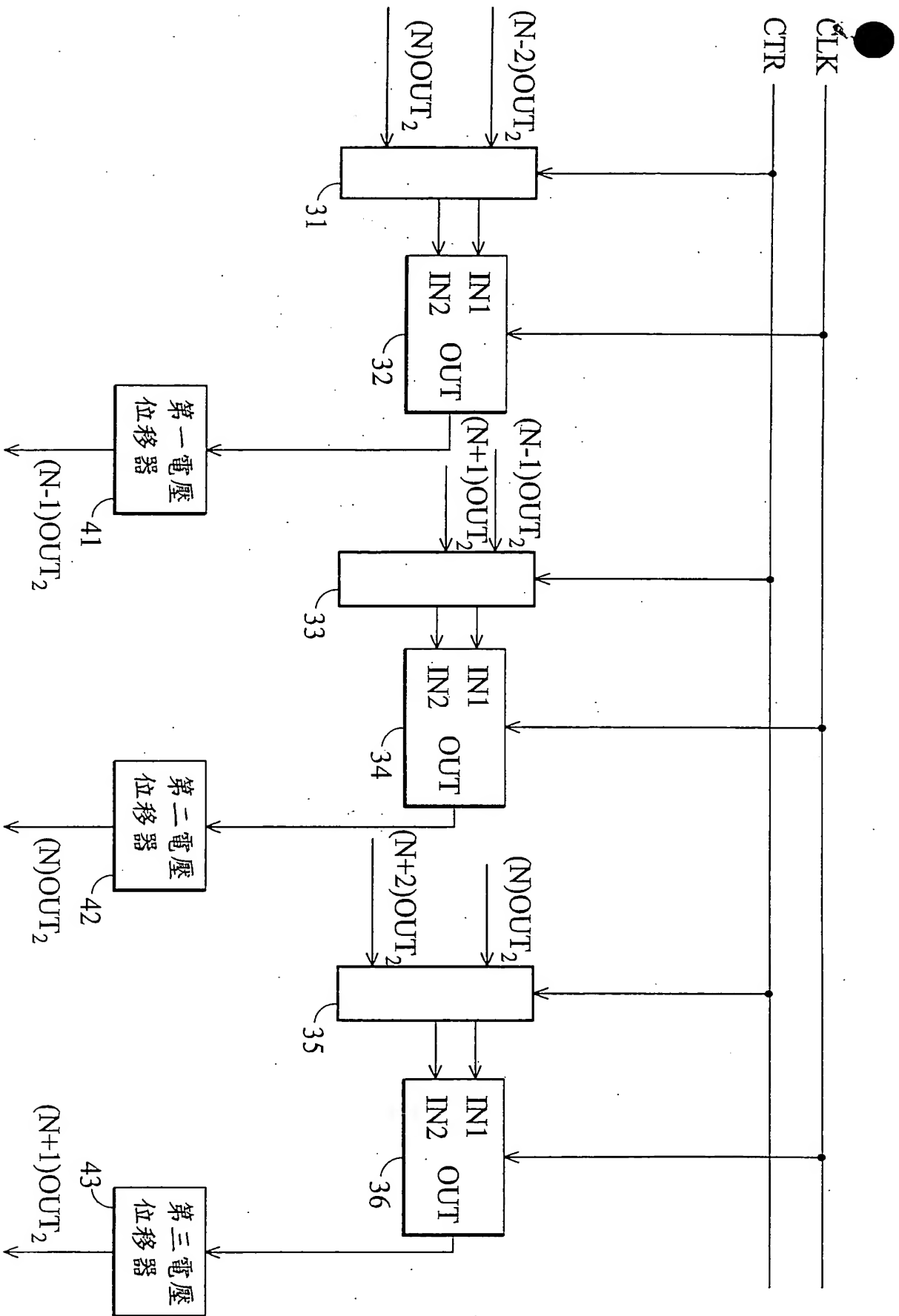
第 3b 圖



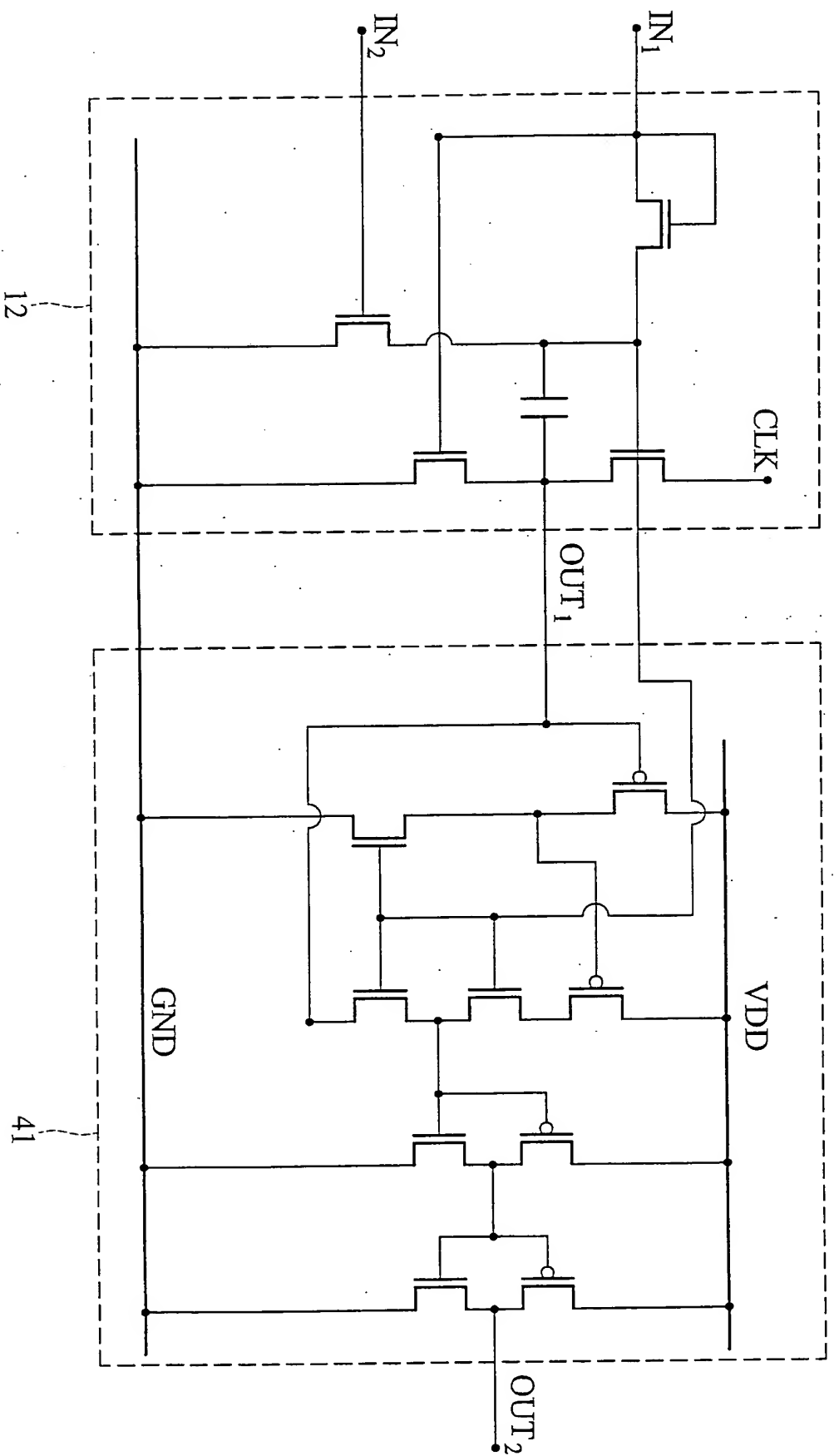
第 4 圖



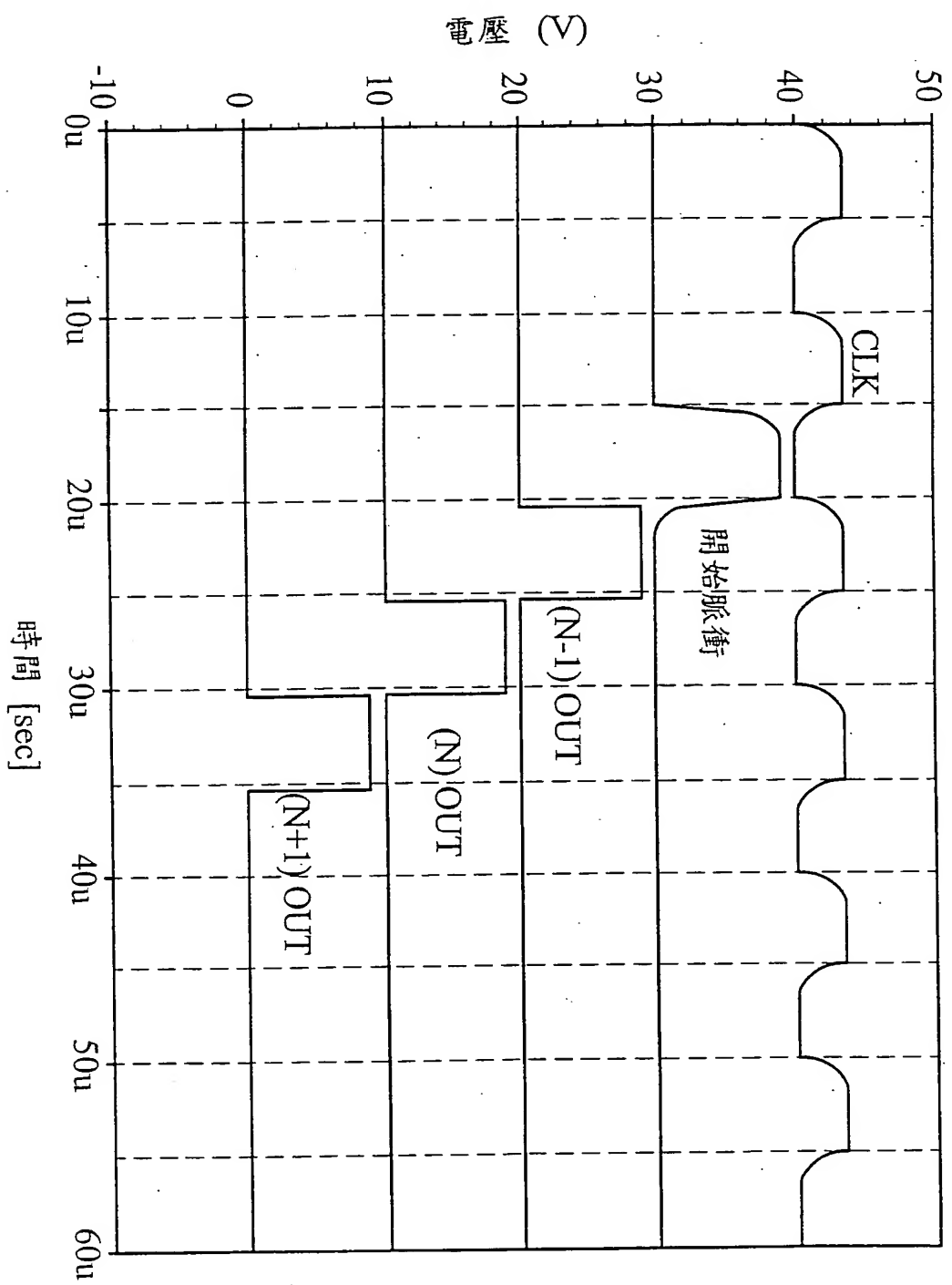
第 5 圖



第 6 圖

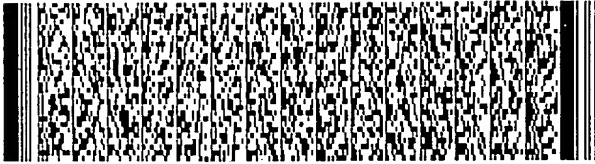


第 7 圖

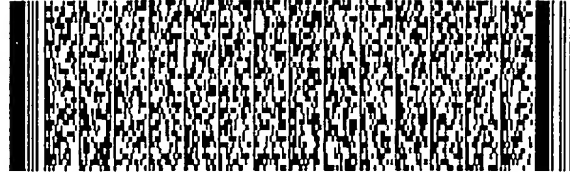


第 8 圖

第 1/21 頁



第 2/21 頁



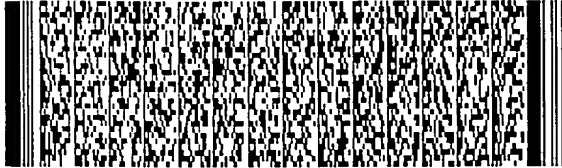
第 3/21 頁



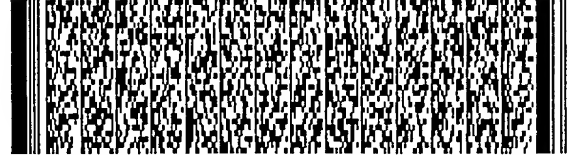
第 4/21 頁



第 4/21 頁



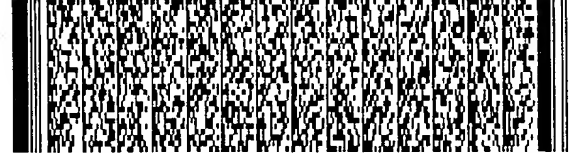
第 5/21 頁



第 5/21 頁



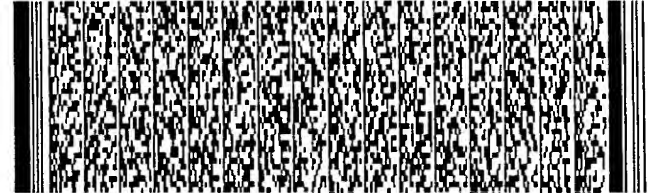
第 6/21 頁



第 6/21 頁



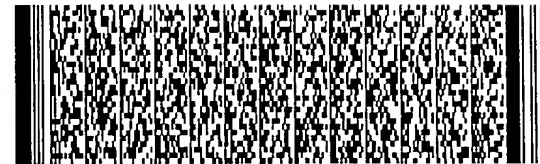
第 7/21 頁



第 8/21 頁



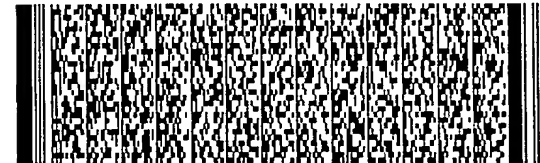
第 8/21 頁



第 9/21 頁



第 10/21 頁



第 10/21 頁



第 11/21 頁

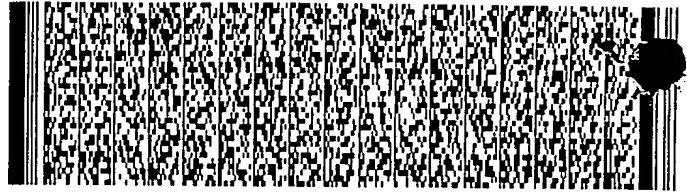


BEST AVAILABLE COPY

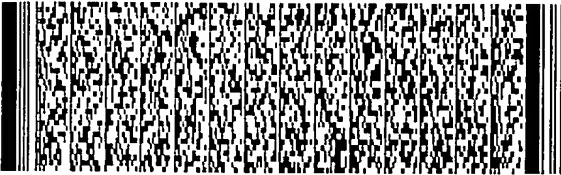
第 11/21 頁



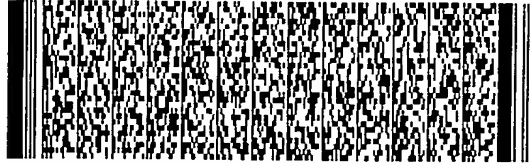
第 12/21 頁



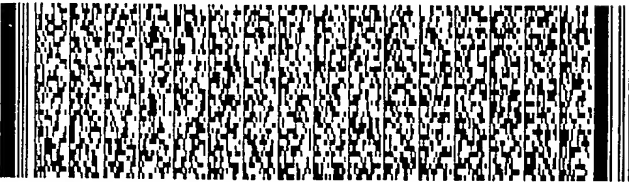
第 13/21 頁



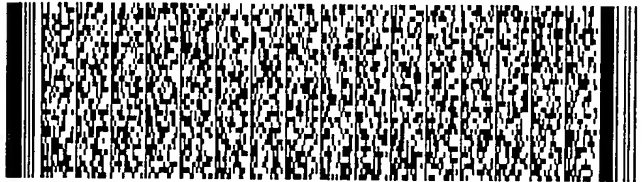
第 14/21 頁



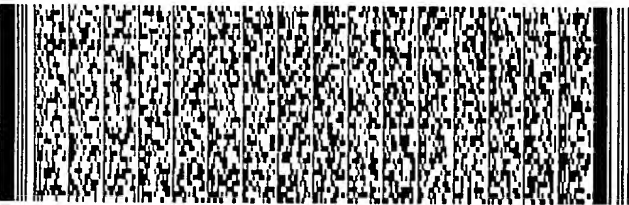
第 15/21 頁



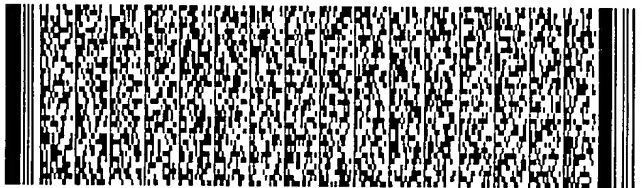
第 16/21 頁



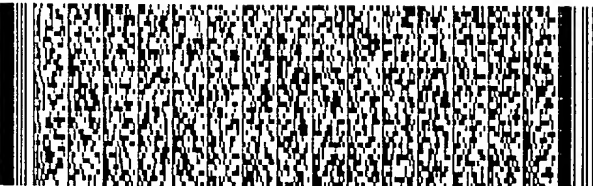
第 17/21 頁



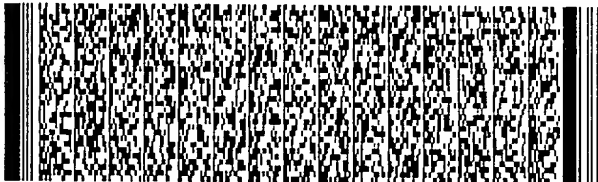
第 18/21 頁



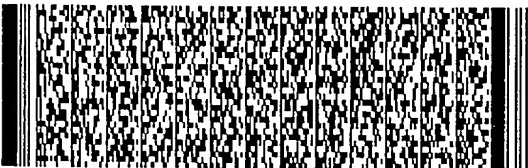
第 19/21 頁



第 20/21 頁



第 21/21 頁



BEST AVAILABLE COPY